

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

THIS PAGE BLANK (USPTO)

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 06-235929

(43)Date of publication of application : 23.08.1994

(51)Int.Cl.

G02F 1/1345
G02F 1/13
G02F 1/133
G02F 1/136
G09G 3/36

(21)Application number : 05-022842

(71)Applicant : SEIKO EPSON CORP

(22)Date of filing : 10.02.1993

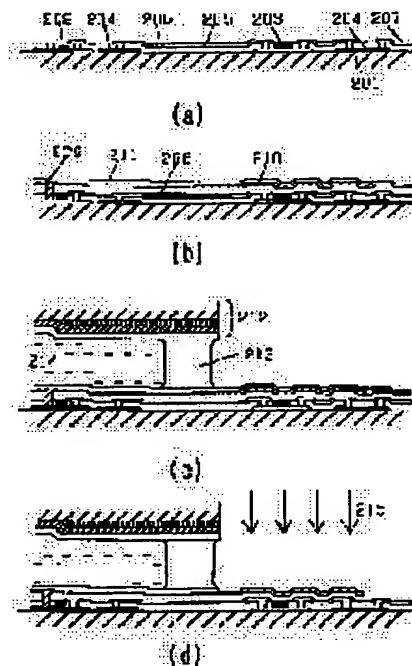
(72)Inventor : AKANUMA HIDEYUKI

(54) MANUFACTURE OF LIQUID CRYSTAL DISPLAY DEVICE AND LIQUID CRYSTAL DISPLAY DEVICE

(57)Abstract:

PURPOSE: To form signal lines and picture element electrodes into separate layers with polyimide used as an inter-layer insulating film with the addition of minimum processes by using a mask layer provided concurrently with the picture element electrodes on the second inter-layer insulating film on a driver circuit as a mask, removing the second inter-layer insulating film after bonding an element substrate and an opposite substrate, and exposing an external connecting terminal.

CONSTITUTION: The second inter-layer insulating film 208 made of polyimide is formed on an element substrate 201. Picture element electrodes 209 connected to a picture element driving transistor 202 and a mask layer 210 are formed. The picture element electrodes 209 and the mask layer 210 may be made of the same material, i.e., indium tin oxide(ITO). An element substrate 201 and an opposite substrate 212 are bonded by a seal 213, and liquid crystal 214 is filled between the element substrate 201 and the opposite substrate 212. It is exposed to oxygen plasma 215, an unnecessary film 211 and the second inter-layer insulating film 208 are removed to expose an external connecting terminal 207, and finally it is connected to an external circuit.



LEGAL STATUS

[Date of request for examination] 16.04.1999

[Date of sending the examiner's decision of rejection] 29.05.2001

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision
of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平6-235929

(43) 公開日 平成6年(1994)8月23日

(51) IntCl ⁵	識別記号	庁内整理番号	F I	技術表示箇所
G 0 2 F	1/1345	8707-2K		
	1/13	1 0 1	8315-2K	
	1/133	5 5 0	8226-2K	
	1/138	5 0 0	9018-2K	
G 0 9 G	3/36	7319-5G		

審査請求 未請求 請求項の数 2 O L (全 4 頁)

(21) 出願番号 特願平5-22842

(22) 出願日 平成5年(1993)2月10日

(71) 出願人 000002369

セイコーエプソン株式会社

東京都新宿区西新宿2丁目4番1号

(72) 発明者 赤沼 英幸

長野県諏訪市大和3丁目3番5号 セイコ

ーエプソン株式会社内

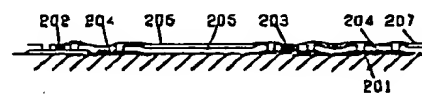
(74) 代理人 弁理士 鈴木 喜三郎 (外1名)

(54) 【発明の名称】 液晶表示装置の製造方法および液晶表示装置

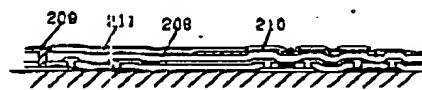
(57) 【要約】

【目的】ドライバ回路一体形成の液晶表示装置において、最小限の工程の追加でポリイミド膜による信号線と画素電極の絶縁を実現する。

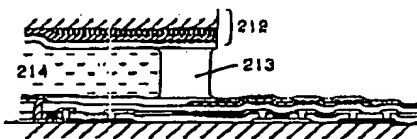
【構成】ドライバ回路上の第2の層間絶縁膜（ポリイミド膜）の上に画素電極と同時に設けたマスク層をマスクとして、素子基板と対向基板の接合後に第2の層間絶縁膜を除去する事で外部接続端子の露出を行う。



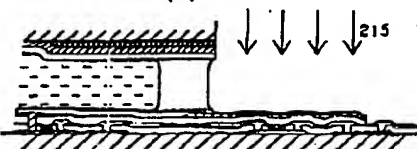
(a)



(b)



(c)



(d)

第 89104200 号
初審 (新願) 引証 附件
再審

(2)

1

【特許請求の範囲】

【請求項1】素子基板上に画素駆動薄膜トランジスタ、信号配線、走査配線、ドライバー回路を形成する工程と、次に前記素子基板上に有機膜を塗布する工程と、前記有機膜に前記画素駆動薄膜トランジスタと画素電極を接続するためのコンタクト孔を開孔する工程と、画素電極を形成すると同時に前記画素電極と同層、同材質でドライバー回路を覆う層を形成する工程と、前記素子基板と対向基板を接合し、液晶を封入する工程と、前記素子基板上の前記対向基板より外の部分の前記有機膜を前記ドライバー回路を覆う層をマスクとして除去する事で前記有機膜の下に予め設けた外部回路との接続用端子部を露出する工程を含むことを特徴とする液晶表示装置の製造方法。

【請求項2】マトリクス状に配置された画素電極、前記画素電極のそれぞれに接続された画素駆動薄膜トランジスタ、前記画素駆動薄膜トランジスタに接続された一組の信号配線と一組の走査配線、さらに前記信号配線及び走査配線をそれぞれ駆動するドライバー回路を有する素子基板と、共通電極を有し前記素子基板に対向する対向基板と、前記素子基板と前記対向基板の間に封止した液晶からなるアクティブマトリクス型液晶表示装置において、前記素子基板上の画素駆動用薄膜トランジスタ、前記信号配線、前記走査配線及び前記ドライバー回路上に有機膜が有り、前記有機膜上に前記画素電極が有り、かつ前記ドライバー回路が前記画素電極に対して前記素子基板と前記対向基板を接合すると同時に液晶を封止するシール部の外に有って前記画素電極と同じ材料で覆われていることを特徴とする液晶表示装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、アクティブマトリクス型液晶表示装置及びその製造方法に関する。

【0002】

【従来の技術】従来のドライバー内蔵アクティブマトリクス型液晶表示装置の一例を図1を用いて説明する。図1(a)は従来のアクティブマトリクス型液晶表示装置の外観図であり、図1(b)は図1(a)のA-Aにおける縦断面図、図1(c)は図1(a)のB-B縦断面図である。素子基板101上には表示領域102、走査線及び信号線のドライバー回路103及び104、外部接続端子105が形成され、対向基板106がシール107で素子基板101に接合され、素子基板101と対向基板106の間に液晶108が封入されている。対向基板106上には共通電極109が設けられ、この共通電極109は素子基板101上のコモン端子110に導通剤111で接続されている。また、対向基板106上には遮光層112が設けられている。素子基板101の表示領域102には、画素駆動トランジスタ113が設けられ、画素電極114が画素駆動トランジスタ113

2

に接続されている。画素駆動トランジスタ113及びドライバー回路103(104)のゲート電極と走査線を含む第1の配線層115は層間絶縁膜116で第2の配線層117と隔てられ、必要な箇所第2の配線層117と接続されている。第2の配線層117は表示領域の信号線を含み、画素電極114と同層に設けられている。第2の配線層117の上層は液晶保護絶縁膜118で第2の配線層117の信号が液晶に直接漏れるのを防ぐために設けられる。液晶保護絶縁膜118は画素電極上114は通常取り除いておく。液晶保護絶縁膜118上と対向基板106上には配向膜119がある。

【0003】図1のような液晶表示装置では、通常、画素駆動トランジスタ113やドライバー回路103、104には多結晶シリコン薄膜トランジスタが採用され、第1の配線層114には多結晶シリコン、金属シリサイドや高融点金属が、第2の配線層117にはアルミニウム(A1)やその合金が、画素電極114には酸化インジウムスズ(ITO)が用いられる。層間絶縁膜116や液晶保護絶縁膜118は酸化シリコン(SiO₂)や窒化シリコン(Si₃N₄)が多い。配向膜119はポリイミドである事が多い。

【0004】図1の液晶表示装置では画素電極114と信号線(第2の配線層117)が同層にあり、短絡を避けるため有る程度の間隔を確保する必要があり、表示に寄与しない面積が大きい。これは液晶表示装置の高開口率化や高精細化を進める上で妨げとなる。この問題を解決するため、信号線上に更に層間絶縁膜を設け、この上層に画素電極を設ける事で画素電極と信号線の距離を小さくする、あるいは信号線と画素電極を重ねるといった方法が提案されている。上記の信号線上の層間絶縁膜はSiO₂あるいはポリイミド等の有機薄膜が用いられるが、その他の構成材料は基本的に図1の例と変わらない。信号線上の層間絶縁膜は、その形成方法の簡便さ、誘電率の小ささ(信号線と画素電極の結合容量を小さくするため)、ストレスが小さい事による厚膜化の容易さ(誘電率と同じ理由による)等の観点からポリイミドを用いるのが有利である。

【0005】

【発明が解決しようとする課題】上記のように信号線上に更に層間絶縁膜(第1の配線と第2の配線の間の層間絶縁膜に対しこの層間絶縁膜を以後第2の層間絶縁膜とする。)を設け第2の層間絶縁膜上に画素電極を形成する場合、信号線が通常A1かその合金であり、画素電極が通常ITOであるために生じる問題がある。それは第2の層間絶縁膜をフォトリソグラフィ技術によりパターニングした際に、下層のA1あるいはA1合金が露出すると、上層の画素電極(ITO)の形成の際、エッチング剤として用いられる王水系の溶液でA1が腐食されてしまうという問題である。この問題の解決の手段の一つはITOのエッチング時にA1が露出しないようにして

(3)

3

おき、露出させるべきA1（外部接続端子）はITOのバタニング終了後再び第2の層間絶縁膜の部分的除去によって露出させるというものであるが、この方法ではフォトリソグラフ工程が増加するという問題がある。

【0006】また、素子基板と対向基板を接合した後、配向膜を除去して外部接続端子を露出するのであるが、配向膜も第2の層間絶縁膜もポリイミドであるため。この際対向基板より外に位置するドライバー回路上の第2の層間絶縁膜も除去されてしまい、ドライバー回路の配線が直接外気にさらされる。これでは湿気によりドライバー回路の信頼性を損なったり、ゴミ等の付着による故障や取扱い中の傷による故障を招きやすいという問題がある。

【0007】

【課題を解決するための手段】本発明の液晶表示装置の製造方法は、ドライバー回路上の第2の層間絶縁膜の上に画素電極と同時に設けたマスク層をマスクとして、素子基板と対向基板の接合後に第2の層間絶縁膜を除去する事で外部接続端子の露出を行うことを特徴とする。

【0008】

【実施例】以下、本発明の液晶表示装置とその製造方法について実施例に基づき詳しく説明する。

【0009】図2は本発明の液晶表示装置の製造工程を、従来例を示した図1（b）に相当する部分の構造で示している。まず、素子基板201上に画素駆動トランジスタ202、ドライバー回路203を形成する。画素駆動トランジスタ202、ドライバー回路203は多結晶シリコン薄膜トランジスタからなり、画素駆動トランジスタ202とドライバー回路203のゲート電極は第1の配線層204に含まれ、この第1の配線層204上に第1の層間絶縁膜205と第2の配線層206を形成して画素駆動トランジスタ202とドライバー回路203を完成する（図2（a））。第2の配線層206は通常アルミニウム（Al）あるいは銅（Cu）、シリコン（Si）等を含むAl合金である。ドライバー回路203には外部接続端子207からの配線を接続するが、外部接続端子207からの配線は一端第1の配線層204を経てからドライバー回路へ接続する。

【0010】次に、素子基板201上に第2の層間絶縁膜208を形成する。第2の層間絶縁膜208はポリイミド薄膜であるが、他の樹脂薄膜でも、比較的耐熱性が高く、透明であれば用いる事が出来る。続いて画素駆動トランジスタ202に接続された画素電極209と、マスク層210を形成する。画素電極209とマスク層210は同材質で良く、酸化インジウムスズ（ITO）で形成する。マスク層210は後の工程において酸素プラズマで第2の層間絶縁膜208を除去する際のマスクとなる。マスク層210はドライバー回路203を覆う様に形成するが、その範囲は後の工程で形成される、素子基板201と対向基板212を接合するためのシール2

4

13と少なくとも一部が重なり、また、外部接続端子207からドライバー回路203までの配線の第1の配線層204の部分の途中までを覆うようにする。こうする事で、後の工程において酸素プラズマで第2の層間絶縁膜208を除去する際、露出する第2の配線層206あるいは外部接続端子207とマスク層210が短絡するのを防止することができる。さらに、液晶を配向するための配向膜211を形成する（図2（b））。

【0011】図2（b）の状態の素子基板201を対向基板212とシール213で接合し、素子基板201と対向基板212の間に液晶214を満たす（図2（c））。対向基板212には配向膜、共通電極、遮光層、場合によってはカラーフィルターが形成してある。

【0012】更に酸素プラズマ215中に曝して不要な配向膜211と第2の層間絶縁膜208を取り除いて外部接続端子207を露出し（図2（d））、最後に外部回路と接続して本発明の液晶表示装置を完成する。酸素プラズマ215に曝した際、ドライバー回路203上を覆う第2の層間絶縁膜208は上にマスク層210（ITO膜）があるため除去されずに残り、このマスク層210と第2の層間絶縁膜208の2層がドライバー回路203を保護する。

【0013】以上の方法で製造する液晶表示装置の製造工程は、従来の液晶表示装置（図1）の製造工程に比べ、第2層間絶縁膜の形成、加工各1工程の追加だけである。

【0014】また、以上の方法で製造した液晶表示装置は、第2層間絶縁膜形成後はドライバー回路が露出しないため、ゴミの付着や取扱い時の傷により故障が少なく、直接空気に触れないため、湿気等により信頼性を損なう事も少ない。

【0015】

【発明の効果】本発明によれば信号線と画素電極がポリイミドを層間絶縁膜として別層に形成された、開口率の大きいアクティブマトリクス型の液晶表示装置が、他の従来用いられてきた材料、加工方法に変更を加える必要無しに、必要最小限の工程の追加によって実現でき、かつドライバー回路の信頼性も確保できる。

【図面の簡単な説明】

【図1】従来のアクティブマトリクス型液晶表示装置を示す構造図。

【図2】本発明の液晶表示装置の製造方法を説明する工程図。

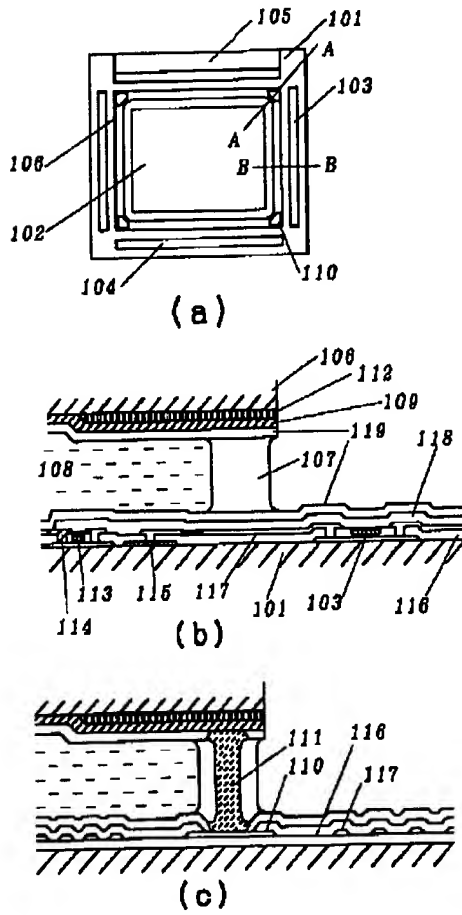
【符号の説明】

101、201	…素子基板
102	…表示領域
103、104、203	…ドライバー回路
105、207	…外部接続端子
106、212	…対向基板
107、213	…シール

111 …導通剤
 112 …遮光層
 113、202 …画素駆動トランジスタ
 114、209 …画素電極
 115、204 …第1の配線層

119 …配向膜
 205 …第1の層間絶縁膜
 208 …第2の層間絶縁膜
 210 …マスク層
 215 …酸素プラズマ

【図1】



【図2】

